

适用于继电保护装置的 CAN 控制器兼容性设计

信亚磊, 李新玲[†], 陈一飞, 韩悦, 郝威

(许继电气股份有限公司, 河南 许昌 461000)

摘 要:首先对目前继电保护装置中使用 CAN 控制器的现状进行了介绍,进而对现有的以 FPGA 芯片作为主控芯片的 CAN 控制器直接应用于继电保护装置的实际存在问题和风险进行了阐述,并提出一个优化的 CAN 控制器方案,其能够适配高速通信接口,且兼容多种通信协议。对该方案的可行性进行了分析并阐述了两级 CAN 控制器的设计思路,其优势一是对 CAN 控制器总线裁决逻辑进行定制化后置,降低误、拒动风险;二是通过分区控制和隔离通信的方法消除报文丢帧及 CAN 控制器亚稳态风险。对于继电保护装置中 CAN 控制器的设计及应用有一定的参考价值。

关键词:继电保护装置;CAN 控制器;总线裁决后置;分区控制;产品验证

中图分类号:TM933

文献标识码:A

Compatibility Design of CAN Controller for Relay Protection Device

XIN Yalei, LI Xinling[†], CHEN Yifei, HAN Yue, HAO Wei

(XJ Electric Co., Ltd., Xuchang, Henan 461000 China)

Abstract:First, this paper introduces the current situation of using CAN controller in relay protection device, meanwhile, if making FPGA as the main control chip, the practical problems and potential risks of using CAN controller put directly into relay protection device will be analyzed. In addition, this paper proposes an optimized plan that can adapt to high-speed communication interface and be compatible with multiple communication protocols. The feasibility of the scheme is analyzed, and the design idea of the two-step CAN controller is handled. One of its advantages is that the bus arbitration of CAN controller is customized and postponed to reduce the risk of error action and rejection action. Another advantage is that the frame loss and the metastable risk will be eliminated by partition-control and isolated communication. It has certain reference value for the design and application of CAN controller in relay protection device.

Key words:relay protection device; CAN controller; CAN bus arbitration; partition-control; product verification

随着近年来智能变电站的推广,控制器局域网(Controller Area Network, CAN)总线作为采集硬开入、执行硬开出的标准总线,以其实时性强、可靠性高、功能完善、成本合理等突出优点,被越来越广泛应用于自动化领域中^[1]。对于整个 CAN 总线网络而言, CAN 控制器在每一个 CAN 网络节点的工作中发挥重要作用。

通常情况下, CAN 控制器按照芯片架构区分,一般分为独立集成电路(Integrated Circuit, IC)和片上系统(System on Chip, SoC)。为减少成本及使硬件布局清晰,在继电保护装置中均采用 SoC 结构的 CAN 控制器,即将 CAN 控制器作为独立的 IP 封装在主控芯片当中。与此同时,可编程阵列逻辑(Field Programmable Gate Array, FPGA)

收稿日期:2024-08-05

作者简介:信亚磊(1991—),男,河南周口人,本科,研究方向:继电保护产品及嵌入式软件开发。

[†]通信联系人, E-mail:lixinling0317@163.com

作为可替代 IC 的编程芯片,具有编程配置灵活、开发周期短等特点,为 CAN 控制器国产化开发提供了新思路^[2]。文章主要以 FPGA 为应用基础设计 CAN 控制器,实现 CAN 控制器应用的 SoC 芯片。

目前继电保护装置中(下文中简称装置),主控板卡的硬件架构一般为“MCU + FPGA”,其中微控制单元(Microcontroller Unit, MCU)作为主控板卡上的主控芯片,负责操作系统调度,处理对延时不敏感的任务及浮点型运算^[3]。作为 MCU 的外设器件的 FPGA,可以实现各个总线的底层协议以及不同协议之间的数据转换交互,处理并行触发任务的执行及非浮点型运算任务的处理^[4]。

1 继电保护装置中 CAN 控制器的总体设计

1.1 CAN 控制器网络架构设计

为了增强装置的兼容及抗干扰能力,在高压间隔内配套的继电保护装置中,均有双套继电保护装置或双主控插件并存的容错工况,本文所设计的 CAN 控制器需要使用在装置的主控插件、开入插件、开出插件、人机插件中,故对单套装置内部的双主控插件并存的工况进行分析。

在装置内部安装两个软件架构互为主、备关系,硬件架构相同的插件,且这两个主控插件相互实时校验。如图 1 所示,主控插件 0 为主控插件(主),主控插件 1 为主控插件(备)。当其中任一主控插件出现故障,由另外一个主控插件告警,继电保护装置仍然可以正常运行一段时间,后期更换一个主控插件即可。

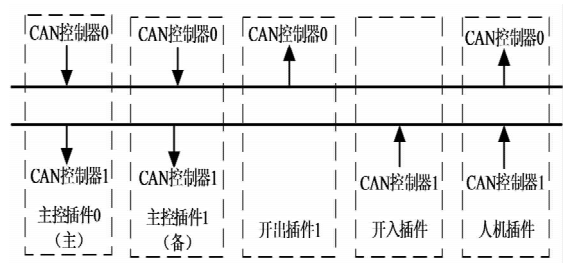


图 1 继电保护装置内部 CAN 网架构图

为了数据的安全性及减少主控插件 CAN 控制器的总线占用率,主控插件上应当设计两个独立的 CAN 控制器,其中一个负责接收各个开入插件、人机插件的 CAN 网报文;另外一个负责发送 CAN 网报文至开出插件。

如图 1 所示,当继电保护装置保护程序启动,

需要向 CAN 网发出跳闸命令,由于两个主控插件(主、备)并存,同时兼顾 CAN 控制器总线裁决协议,主控插件 0 和主控插件 1 在同一时刻分别发出一帧除 ID 位不相同、其他数据位完全一致的 CAN 网报文。由于主控插件 1 作为备用插件, ID 优先级低,暂时退出发送流程,但由于重发逻辑的存在,在主控插件 0 发送完成后,主控插件 1 会再次启动发送流程,这样的自动重发功能对于整个 CAN 网的稳定运行至关重要。

1.2 CAN 控制器兼容性设计

对各个公司、研究机构中提出的 CAN 控制器芯片架构进行了综合分析,发现在原有的 CAN 控制器设计方案中, CAN 控制器主要由(CAN Protocol Interface, CPI),总线接口单元(Bus Interface Unit, BIU), (Message Buffer Management, MBM)三大模块构成, FPGA 均作为主控芯片,且通过实时控制一条半双工总线实现 CAN 控制器功能^[5]。如图 2 所示,该半双工总线通过地址译码器将 CAN 控制器内部的数据交换区分为报文发送逻辑、报文接收逻辑及寄存器操作逻辑。该方案功能简单、结构清晰,可以作为智能 I/O 插件中的 CAN 控制器单独使用。但是,该方案不含与 MCU 之间的兼容通信接口设计,且仅支持 CAN1.0 及 CAN2.0A 总线协议,对于结构相对复杂的应用场合不太适用。同时控制器在高速工况下容易产生亚稳态,导致总线关闭等 CAN 控制器异常,因此只适用 ISO11519 低速总线标准,不能与高速通信接口适配。

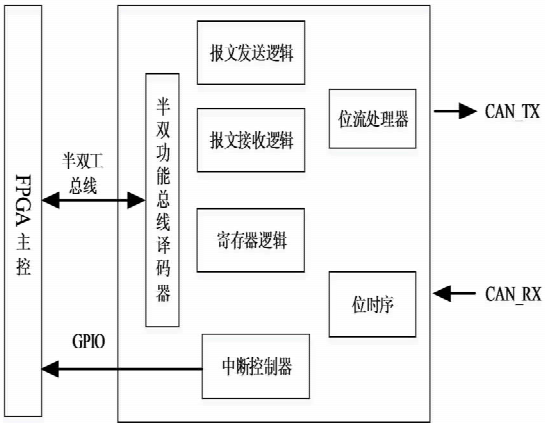


图 2 以 FPGA 为主控的 CAN 控制器框图

在实际应用中,由于继电保护装置内部功能插件中上、下游两层通信协议不同,要求各个功能插件均需具备兼容 CAN 网中其他插件的能力。其兼容需求主要包括第一层 CAN 控制器向下兼容

CAN 网中各个节点的协议标准,第二层涉及 CAN 控制器向上兼容主控插件中主控制器的通信协议标准,主要有:

(1)向下兼容:CAN 总线的协议标准可分为 CAN1.0、CAN2.0A 及 CAN2.0B^[6]。

(2)向上兼容:主控制器需兼容的协议标准主要可区分为 IIC、以太网、MODBUS、SPI、QSPI、AXI4 等。

兼容性 CAN 控制器作为一个单独的驱动模块,全部由硬件编程语言(VHDL)实现,在 FPGA 芯片逻辑资源充足的情况下,可以根据工程需要快速进行扩展^[7]。整个兼容性 CAN 控制器的硬件架构进行了分级设计,第一级为 CAN 控制器本体设计,第二级为 CAN 控制器扩展设计。

2 兼容性 CAN 控制器设计实现

2.1 CAN 控制器本体设计

按照 CAN 总线协议,对 CAN 控制器本体按底层功能划分为 A 区和 B 区,如图 3 所示。其中 A 区涉及 CAN 总线底层逻辑中的位时序逻辑模块、位流处理器模块和寄存器组。B 区涉及两方面,一方面,与上游主控芯片的通信协议兼容及配置信息;另一方面,在 B 区设置了快速发送区,即存放在该区的报文在 CAN 总线空闲及符合 CAN 总线仲裁规则的情况下,可以通过快速发送描述符置位,对报文进行连续发送。

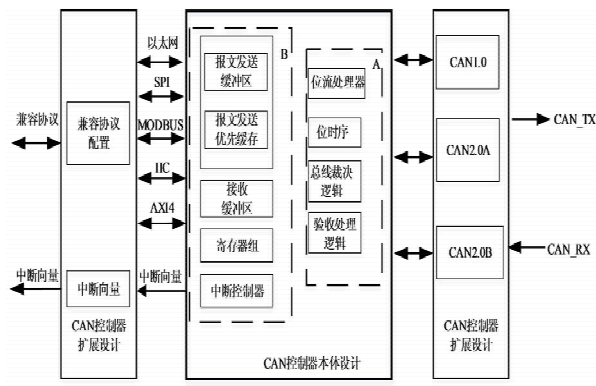


图 3 兼容性 CAN 控制器框图

(1)位时序:位时序逻辑是 CAN 控制器中的底层逻辑,FPGA 时钟模块设计可以实现对时序要求的精准控制,主要完成 CAN 总线协议中位同步的处理逻辑^[7-8]。其中,位定时逻辑、同步逻辑、采样点逻辑均与总线定时器相关,且总线定时器可在 A 区寄存器组中设置。

(2)位流处理器:位流处理器包含接收、发送逻辑,错误检测逻辑,验收逻辑,总线裁决逻辑,位填充逻辑。在完成报文快速发送的同时,利用 CAN ID 屏蔽位实现自动重发报文过滤功能。

(3)寄存器组:该模块涵盖所有 CAN 控制器通用寄存器。上电后,FPGA 直接通过内部总线进行初始化操作,包括 CAN 协议模式选择、波特率设置、总线定时器 1、总线定时器 2、验收及屏蔽位设置、CAN 总线协议标准设置等。

同时,考虑到第二级 CAN 控制器扩展设计中已经引入了中断控制器,因此在本体设计中,未涉及中断控制器,但保留了中断控制寄存器,当 CAN 控制器本体接收完成、发送完成或当有异常错误的情况下,该寄存器中相关中断数据位会置位。

2.2 CAN 控制器扩展设计

按照继电保护装置主控板卡的技术特点,FP-GA 在一般情况下,均作为 MCU 的外设器件,应通过通用协议和 MCU 进行通信。根据数据带宽及抗干扰性的评估,该区目前兼容的通用协议主要有 IIC、以太网、MODBUS、SPI、QSPI、AXI4。同时,考虑 MCU 内部任务优先级调度,引入了中断控制器,包括接收中断、发送中断、错误中断等。

2.2.1 报文发送缓冲区及发送优先缓存

由于发送缓冲区涉及继电保护操作出口矩阵及出口继电器动作,为了防止继电器出口误、拒动,采取了数据区加描述符区的架构对发送逻辑进行控制。数据与描述符一一对应,如图 4 所示,防止读、写越界,造成数据溢出。其发送操作流程如下:

(1)MCU 将预发的数据通过兼容协议发送至报文发送缓冲区及发送优先缓存,该区由 64 级子缓冲区组成,同时,将子缓存区统一编址,用于 MCU 和 CAN 控制器扩展设计之间的数据交互。该循环缓冲区最多可实时存放 64 帧待发报文。对数据区中的每一帧报文进行 CRC 校验,并将校验结果填入描述符区 1 中。对数据区中的每一帧报文进行填充完成置位操作并填入描述符区 2 中,MCU 填充完成后置位,CAN 控制器发送完成后清零。同时,为了实现报文的快速发送,MCU 可将需要快速发送的报文设置快速发送描述符,并将该使能位填入描述符区 3 中。

(2)判断 B 区发送缓冲区是否非空。若该缓冲区非空且描述符区 1 中 CRC 校验正确,则需读取此时 CAN 总线状态,若此时总线状态空闲且无须快速发送报文,CAN 控制器可以按照总线仲裁规则进行报文发送;若此时总线状态空闲且需要快

速发送报文,则执行(3)。若缓冲区为空,可认为此时并没有待发送的数据,则停止发送。

(3)报文快速发送。快速发送指的是若该子缓冲区描述符区 3 置位且总线空闲,则立即占用 CAN 总线,CAN 网络上其他节点不能再继续发送报文。同时,开始发送快速缓冲区内的报文。完成发送任务后,若 B 区发送缓冲区仍有数据,则再次判断是否要快速发送。若 B 区发送缓冲区仍有数据待发送,则继续发送,若无数据或无须快速发送,则可立即释放 CAN 总线,按照总线仲裁规则进行发送行为仲裁。

结合图 5 所示,在快速发送区中的报文,在发送操作流程上至少减少两个流程,即主控制板卡 1 的重发流程。

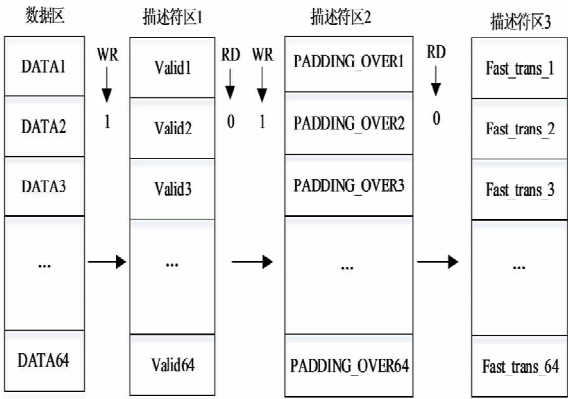


图 4 快速发送区数据结构

2.2.2 报文接收缓冲区

由于 B 区接收缓冲区和 B 区发送缓冲区架构类似,也采用数据区与描述符区的架构进行一一对应。在接收过程中,B 区接收缓冲区地址要随报文的增加累加,即最多实时缓存 64 帧报文。同时要对 B 区接收缓冲区状态实时更新,若超过 64 帧时,缓冲区报溢出错误,接收中断仍然会产生,但其中断电平延至 10ms,便于 MCU 识别。

2.2.3 寄存器组

该模块涵盖所有 CAN 控制器通用寄存器。上电后,MCU 直接通过扩展协议进行初始化操作,包括 CAN 控制器本地状态和波特率设置、验收及屏蔽位设置、CAN 扩展协议配置等。若应用场景为向上兼容的通信协议配置为百兆以太网,向下兼容的 CAN 总线通用协议配置为 CAN2.0B,则上、下游配置均可通过预编译代码来进行,一旦预编译确定,兼容性 CAN 控制器即能够快速实现。

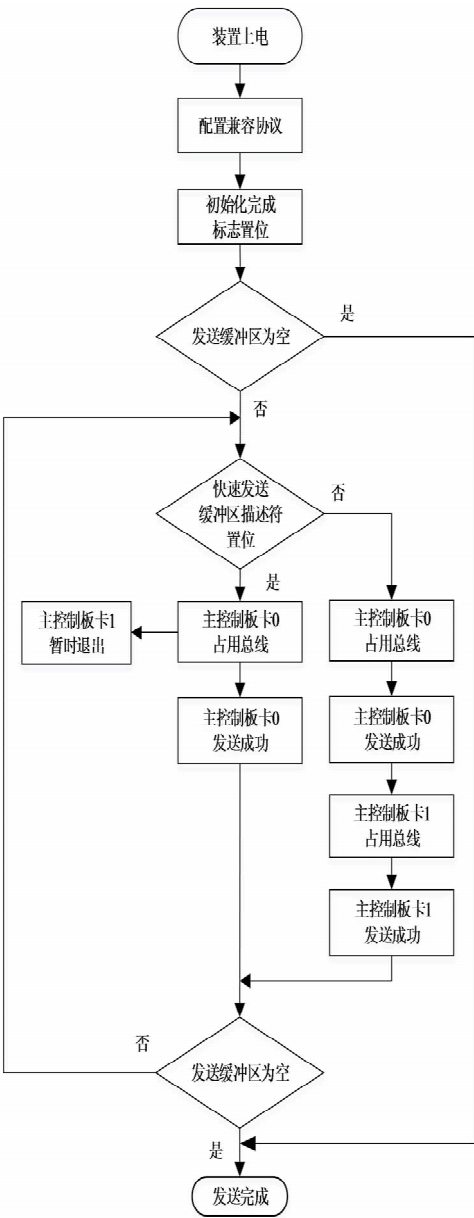


图 5 优化后 CAN 控制器发送操作流程

3 实验结果与分析

3.1 实验室板级验证

通过 CAN 总线分析仪及优化提升后的 CAN 控制器进行互联,并对其进行功能及性能测试。

测试分两个方面:一是 CAN 控制器通讯功能测试,在 CAN 总线负载率在 95% 以上连续拷机 24 小时,CAN 控制器工作正常,无丢帧及其他异常状态。二是异常功能复位测试,实验室工程师模拟总线关闭(BUS—OFF)等异常状态,该 CAN 控制器均可以主动触发复位逻辑,再经 MCU 次初始化后,CAN 控制器功能恢复正常。

3.2 继电保护装置联调测试

选取具备此功能的继电保护装置进行型式实验并对 CAN 控制器的相关功能设计了专项测试,如图 6 所示,具体以《自主可控新一代变电站二次系统技术规范装置类系列规范 1 采集执行单元》及《智能变电站模拟量输入式合并单元、智能终端标准化设计规范》作为测试依据^[9-10]。

为了衡量文中的 CAN 控制器在电磁环境下的工作指标,测试人员选取在 EMC 测试的浪涌(冲击)抗扰度Ⅲ级工况下对上述测试项进行了测试。测试结果表明,原方案 CAN 控制器动作指标

中 GOOSE 转出口继电器动作时间大于 5 ms,不满足测试规范要求,优化后的 CAN 控制器具备在高低温及电磁环境下正常工作的能力。



图 6 继电保护装置跳闸响应时间测试环境

表 1 采集执行单元中 CAN 控制器动作指标

次数	GOOSE 转出口继电器 动作时间/ms		硬开入转 GOOSE 延时时间/ms (不含防抖时间)	
	原方案	优化方案	原方案	优化方案
1	5.861	4.292	4.101	3.365
10	5.816	4.385	3.922	2.210
20	5.942	4.297	3.982	2.601
40	5.776	4.392	4.013	2.253
60	5.698	4.397	4.134	2.349
80	5.734	4.314	4.164	2.151
100	5.837	4.408	4.284	2.351
最小值	5.633	4.022	3.802	2.151
最大值	6.016	4.654	4.344	3.365
平均值	5.842	4.310	4.046	2.591

4 结 论

对目前继电保护装置中使用 CAN 控制器的现状进行了介绍,并对现有的基于 FPGA 设计的 CAN 控制器直接应用于继电保护系统中的实际问题进行了分析,提出了优化提升方案。同时,在对该方案的可行性进行分析后,提出了具体设计流程并对其中的细节进行了详细论述。本文提出的实现方案在产品实物上进行了板级验证和功能验证,对于继电保护装置中 CAN 控制器的设计及应用有一定的参考价值。

参考文献

[1] 纪振平,王航. 基于 FPGA 的 CAN 总线控制器设计[J]. 沈阳理工大学学报, 2019, 38(4): 31—34.

[2] 张兴雷,杨玻,巩彦斌,等. 基于 FPGA 的 CAN 总线驱动设

计与实现[J]. 机电信息, 2023(7):56—58.

[3] 蒯立,常乃超,刘志远,等. 基于国产芯片实现多功能测控的平台改进及关键技术[J]. 电力系统保护与控制, 2024, 52(7):179—187.

[4] 潘忠英. 以太网与 CAN 总线通信的 FPGA 设计与实现[J]. 计算机时代, 2022(7):44—48.

[5] 刘沙杭. 基于 FPGA 的 CAN 控制器设计与验证[D]. 成都: 电子科技大学, 2022.

[6] 孙维东,胡小刚. 基于 UVM 的异步接口 CAN 控制器验证平台[J]. 电子技术应用, 2024, 50(1):35—40.

[7] 张浩,张艳. 智能变电站 GOOSE 插件内部 CAN 通讯异常造成保护拒动问题的分析[J]. 电力系统及自动化, 2017, 39(1): 45—48.

[8] 郁文君,张恒,唐渊. 基于 FPGA 的 CAN 总线控制器全模式应用设计[J]. 单片机与嵌入式系统应用, 2022, 22(8):87—91.

[9] 国家电网公司. 自主可控新一代变电站二次系统技术规范装置类系列规范 1 采集执行单元(试行 V3.0)[S]. 北京:中国电力出版社, 2021.

[10] Q/GDW 11487—2015. 智能变电站模拟量输入式合并单元、智能终端标准化设计规范[S]. 北京:中国电力出版社, 2016.