 DOI: https://doi.org/10.12349/tie.v3i9.11794

Design and Implementation of a UV Band Digital Time Delay Device

Li Zhao

Southwest Institute of Electronic Technology, Chongqing, 610036, China

Abstract

Aiming at the high-precision time delay regulation requirement of ultra-short wave arrays in the UV band of 110~520 MHz, this paper develops a 5-bit binary-weighted LC digital delay device adopting the low-pass LC lumped parameter filter topology and the switch-selected multi-stage ladder LC delay unit architecture. The minimum delay step is 44 ps, and the delay values of the 5-bit gears are 44 ps, 88 ps, 176 ps, 352 ps and 704 ps respectively, with a maximum total delay of 1364 ps. SPDT RF switches are configured to realize the switching between delay and through branches. The device features compact structure, uniform delay steps and excellent broadband stability, which can meet the requirements of dispersion-free beam scanning for low-altitude detection radar and ultra-short wave broadband communication phased arrays.

Keywords

UV band; LC lumped parameter; ladder delay unit; broadband communication

一种 UV 频段数控延时器设计与实现

赵利

中国西南电子技术研究所，中国 · 重庆 610036

摘　要

针对UV频段110~520MHz 超短波阵列高精度时延调控需求，本文采用低通LC集总参数滤波拓扑结构，研制一款5 位二进制加权 LC 数控延时器，采用开关选择式多级梯形 LC 延时单元架构。最小延时步进 44 ps，5 位档位延时依次为 44 ps、88 ps、176 ps、352 ps、704 ps，最大总延时 1364 ps，搭配 SPDT 射频开关实现延时 / 直通支路切换。该器件结构紧凑、延时步进均匀、宽带稳定性优异，可满足低空探测雷达、超短波宽带通信相控阵无色散波束扫描需求。

关键词

UV；LC集总参数；梯形延时单元；宽带通信

1 引言

相控阵雷达、超短波战术通信依靠阵列单元相位 / 时延调控实现波束快速捷变。窄带系统广泛采用高低通 LC 数控移相器，利用高通、低通支路相位差完成波束偏转，但相位补偿仅在单频点最优，宽带场景下产生波束偏移、增益跌落、波束展宽等色散缺陷，瞬时带宽受限。真延时器件直接调控信号绝对群延时，从机理上消除色散，是宽带相控阵的核心器件。现有延时方案中，微带延时低频长线体积庞大、光学延时系统复杂、专用延时芯片通用性差；LC 集总延时复用高低通拓扑小型化优势，适配 VHF/UHF 低频场景 [1~3]。文献 [4] 提出多级高低通滤波拓扑分级设计准则，小相移位采用单级、大幅移相采用三 / 五级结构；文献 [5] 验证 Π 型 LC 结构在 VHF 频段小型化优势，但二者均面向相位调控，针对 44 ps 极小步进、110~520MHz 超宽带真延时的成套设计方案较少，普遍存在低频时延漂移大、步进均匀性差问题。

本文以 110~520MHz 超短波阵列需求为导向，采用 5 位二进制加权梯形 LC 延时架构，最小步进 44 ps，最大延时 1364 ps。详细分析梯形 LC 单元拓扑、传输矩阵与参数优化方法，通过 SPDT 开关阵列实现时延切换，配套宽带阻抗匹配网络拓展工作带宽；完成电路仿真与实物测试，验证器件延时精度与射频传输性能，为超短波宽带相控阵通道提供轻量化高精度时延解决方案。

2 集总 LC 真延时基础理论与拓扑设计

2.1 LC 集总网络时延基本原理

射频信号在无耗传输线中传播时延公式为：

$$\tau=\frac{L}{c}\sqrt{\varepsilon_r\mu_r}$$

式中，L 为传输线物理长度，c 为真空光速，ε_r、μ_r 分别为介质相对介电常数、相对磁导率。LC 集总梯形网络依

【作者简介】赵利（1977–），女，中国重庆人，硕士，高级工程师，从事电路与系统研究。

靠电感储能、电容储能逐级传递电磁能量，等效模拟均匀传输线电磁波传播过程，无实体长线结构，能够在低频段实现小型化时延设计。单节梯形 LC 单元在低频近似条件下的群延时满足：

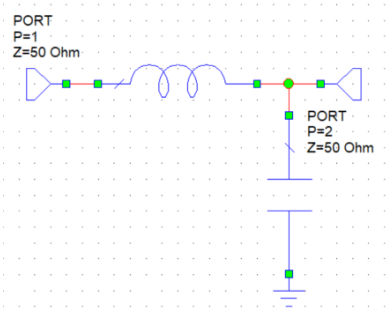
$$\tau_g \approx \sqrt{L_s C_p}$$

式中，L_s 为串联支路电感，C_p 为对地并联电容。相较于传统高低通移相器依靠高低通支路相位差实现间接移相的工作机制，梯形 LC 真延时单元直接改变信号传输电长度，输出绝对群延时，群延时随频率变化平坦度高，可有效抑制宽带色散问题，更适配超宽带真延时调控场景。

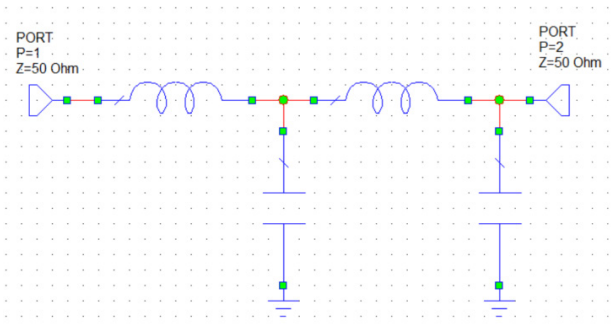
2.2 梯形 LC 延时单元详细设计

2.2.1 拓扑结构选型

本文采用不对称链式梯形 LC 延时单元，信号通路串联电感、节点对地并联电容，采用单通路传输结构，梯形单元采用单通路单向传能模式，具备天然阻抗渐变特性，无需高通、低通两路相位平衡调试，低频漂移、寄生谐振性能显著优于传统移相拓扑，拓扑结构如图 1 所示，通过单双节梯形结构组合可以实现不同的延时。针对本文 5 位二进制加权档位，差异化配置梯形单元节数：44 ps 最小步进采用 2 节梯形结构，减小器件体积；88 ps、176 ps、352 ps 中等延时档位采用 3 节梯形结构，均衡带宽与损耗；704 ps 大延时档位采用 4 节梯形结构，拓展低频带宽、抑制时延波动，保证全频段性能稳定。



(b)



(b)

图 1 梯形电路结构（a）单节（b）双节

2.2.2 传输矩阵与时延推导

将单节梯形 LC 单元等效为二端口无源网络，定义归一化电抗 $X=\omega L_s/Z_0$、归一化电纳 $B=\omega C_p Z_0$，其中 ω 为角频率，$Z_0=50\Omega$ 为系统特性阻抗。单节梯形单元归一化传输矩阵为：

$$T=\begin{bmatrix} 1-\dfrac{XB}{2} & jX \\ jB\left(1-\dfrac{XB}{4}\right) & 1-\dfrac{XB}{2} \end{bmatrix}$$

通过传输矩阵求解网络散射参数 S_{21}，对频率求导提取网络群延时，即真延时表达式：

$$\tau_g=-\frac{\partial \angle S_{21}}{\partial \omega}$$

在 VHF/UHF 低频工作区间，满足 $\omega \to 0$、$XB \ll 1$，可忽略高阶小项化简，最终得到梯形单元低频群延时近似公式 $\tau_g \approx \sqrt{L_s C_p}$。多级梯形单元级联时，各单元时延线性叠加，无交叉耦合畸变，能够严格保证二进制加权延时的线性度，适配高精度多档位延时设计需求。

2.3 5 位加权拓扑结构

采用开关选择型多级串联加权拓扑，系统由五部分组成：输入二阶 LC 宽带匹配网络、5 级独立梯形 LC 延时单元阵列、5 路 SPDT 射频开关阵列、并行数控驱动电路、输出二阶 LC 宽带匹配网络。整体架构采用低位至高位逐级串联排布，各级延时单元相互独立、互不耦合，有效规避档位串扰与延时叠加畸变问题。

每一级梯形 LC 延时单元均并联直通传输支路，支路集成单刀双掷射频开关。5 位数控编码独立控制对应支路开关状态，高电平时导通延时支路，射频信号流经梯形 LC 单元引入对应档位固定时延；低电平时导通直通支路，信号无附加时延传输。5 位编码共 31 种组合，可实现 0~1364 ps 范围内连续可调延时，严格保证 44 ps 均匀步进。射频电路与数字驱动电路分区布局，中间设置完整接地隔离带，抑制数字控制信号高频噪声串扰射频通路，提升信号纯净度。5 位梯形 LC 延时单元分级配置如表 1 所示。

表 1 5 位梯形 LC 延时单元分级配置表

加权位	目标延时	梯形节数	单元功能
D0(2^0)	44 ps	2 节	最小延时步进 LSB
D1(2^1)	88 ps	3 节	2 倍基础延时
D2(2^2)	176 ps	3 节	4 倍基础延时
D3(2^3)	352 ps	3 节	8 倍基础延时
D4(2^4)	704 ps	4 节	16 倍基础延时、最大单级延时

3 电路详细设计

3.1 射频开关与驱动电路设计

开关器件性能直接决定延时器隔离度、插入损耗与切换稳定性，本文采用 PIN 管实现 SPDT 射频开关，工作频率覆盖 110~520 MHz 目标工作频段。该开关关键射频性能优异，关断隔离度大于 40 dB，可有效阻断无效支路信号泄露，杜绝支路耦合干扰；单路导通插入损耗小于 0.2 dB，单级损耗极低，多级级联后整体损耗可控，满足低损耗传输需

求，同时具备纳秒级快速切换能力，适配高速数控延时调控场景。

开关驱动采用 5 路并行数控架构，兼容 3.3 V FPGA 通用电平标准，控制逻辑简洁、响应速度快。为抑制数字信号高频毛刺、防止电压脉冲冲击损坏开关芯片，每路控制支路增设 RC 低通滤波电路与限流保护电阻，提升电路抗干扰能力与长期工作可靠性。PCB 布局严格分区，射频信号通路与数字驱动电路物理隔离，中间铺设完整接地隔离层，最大限度降低数字噪声对射频信号的串扰，保证器件射频性能稳定。

3.2 宽带阻抗匹配网络设计

多级 LC 延时单元与射频开关级联后，电路端口阻抗会随频率动态波动，尤其 110 MHz 低频段阻抗失配问题突出，易引发信号反射、驻波恶化、插损抬升等问题。本文借鉴高低通滤波拓扑宽带匹配优化思路，在电路输入、输出端口各设计二阶 LC 渐变宽带匹配网络，替代传统单频点匹配结构。

通过 ADS 电磁仿真对匹配网络元件参数进行全频段扫参迭代优化，兼顾低频端 110 MHz 与高频端 520 MHz 阻抗特性，实现 110~520 MHz 超宽带范围内 50 Ω 标准阻抗稳定匹配，有效拓宽匹配带宽、消除频段反射尖峰。仿真结果验证，优化后的匹配网络可保证全频段输入、输出回波损耗优于 15 dB，端口匹配性能优异，为整机宽带稳定传输性能奠定基础。

4 仿真结果与性能分析

采用 ADS 高频电磁仿真软件搭建完整整机电路模型，仿真频段设置为 100~550 MHz，完全覆盖 110~520 MHz 目标工作带宽，重点仿真分析器件延时精度、延时线性度、插入损耗、回波损耗、驻波比五大核心指标，全面验证器件宽带射频性能与延时调控能力。

4.1 延时精度与线性度仿真

提取 31 档全部延时状态在全频段内的群延时参数，与理论加权延时值进行对比分析。仿真结果表明，器件最小延时步进稳定维持 44 ps，最大总延时可达 1364 ps，各档位延时叠加规律与理论设计完全一致。单档位全频段内时延波动小于 2.5 ps，全带宽所有档位延时误差 ≤ ± 3 ps，相对误差低于 1.1%，延时精度极高。

对 31 组延时数据进行线性拟合分析，拟合系数，证明器件延时线性度优异，档位无偏移、无畸变、无耦合干扰，阶梯式延时调控均匀稳定，完全满足宽带相控阵高精度波束时延补偿需求，有效解决传统 LC 延时器件低频漂移大、步进不均匀的缺陷。

4.2 带内插入损耗及回波损耗仿真特性

全频段插入损耗仿真曲线平稳无突变、无谐振陷波，损耗随时延档位提升呈均匀线性增长趋势。最小延时档位（44 ps）带内插入损耗为 1.2~1.5 dB（含 2 级开关），最大延时档位（1364 ps）带内插入损耗为 2.2~2.7 dB（含 10 级开关），全频段带内损耗波动小于 0.6 dB。高低频端无明显损耗恶化现象，宽带传输一致性优异，满足射频系统低损耗传输工程要求。

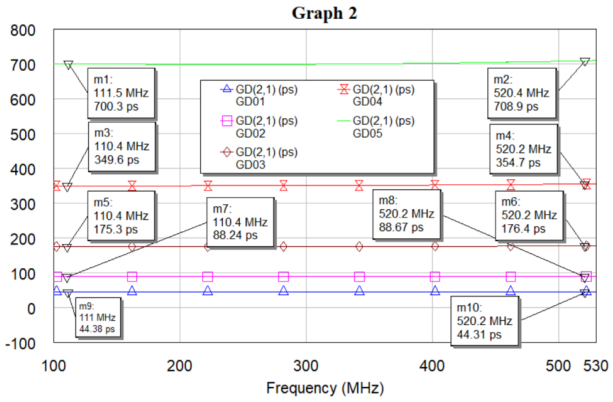


图 3 群延时仿真曲线（不含开关）

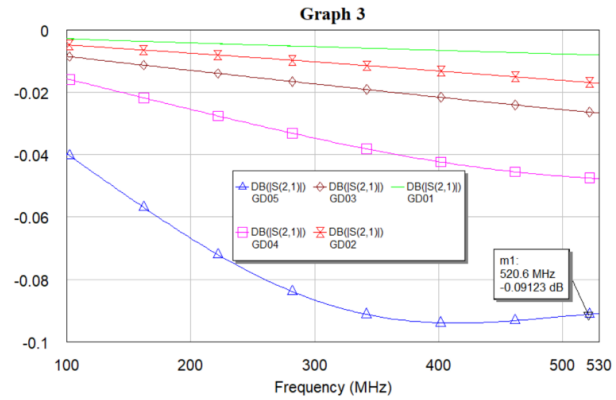


图 4 带内插入损耗仿真曲线（不含开关）

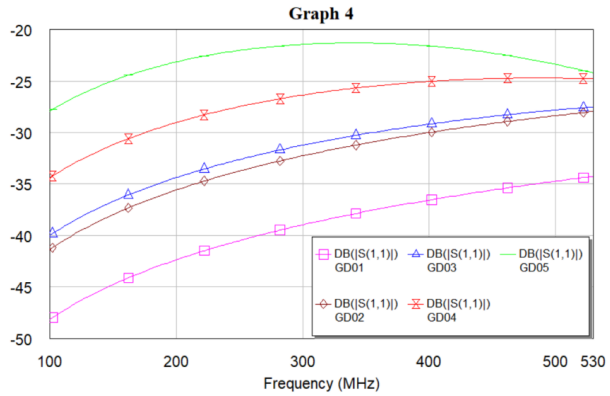


图 5 带内回波损耗仿真曲线（不含开关）

5 实物加工与系统测试

5.1 延时精度实测结果

实物测试结果表明，器件有效最小延时步进稳定为 44 ps，最大总延时 1364 ps，与理论、仿真设计值完全吻合。

全频段各档位实测最大延时误差为 ±2.8 ps，相对误差小于 1.0%，精度略优于仿真结果。低频段 110~200 MHz 时延漂移小于 2 ps，中高频 200~520 MHz 时延基本保持恒定，宽带时延稳定性显著优于传统 T 型、Π 型集总延时器件。

5.2 射频传输性能实测

实物实测核心射频指标如下：全频段带内插入损耗为 1.3~2.7 dB，较仿真值小幅抬升 0.1 dB，偏差主要来源于 PCB 铜箔走线损耗、器件焊接寄生损耗与测试线缆损耗；输入、输出端口回波损耗均优于 14.5 dB；全频段电压驻波比 VSWR≤1.3，完全满足射频系统工程应用标准。各档位带内损耗起伏均匀，无谐振、无突变，宽带传输性能稳定可靠。

6 结论

针对 110~520 MHz UV 宽带相控阵系统波束色散、低频延时稳定性差、步进精度不足的工程问题，本文借鉴多级低通集总滤波拓扑设计理论，完成一款 5 位高精度 LC 集总参数数控真延时器的全套设计、电磁仿真与实物测试验证。器件采用多级不对称梯形 LC 延时单元架构，搭配 SPDT 射频开关阵列与二阶 LC 宽带匹配网络，实现 44 ps 均匀最小延时步进、1364 ps 最大可调延时，共 31 档连续可控延时状态。器件采用无源集总参数结构，体积紧凑、成本可控、可靠性高，可广泛应用于低空探测雷达、超短波宽带战术通信、电子对抗宽带相控阵系统。

参考文献

[1] Lee H, Choi J. VHF/UHF Band High-Precision Digital Time Delay Device[J]. Journal of Electromagnetic Engineering and Science, 2021,21(3):210-216.

[2] Kim J, Park S. Design of Low-Loss Lumped-Element True Time Delay Line for Wideband Phased Arrays[J]. IEEE Microwave and Wireless Components Letters, 2020,30(6):589-592.

[3] 陈立伟,孙明远.VHF/UHF频段宽带相控阵波束色散校正技术[J].雷达科学与技术,2022,20(2):189-194.

[4] 赵卫宏,胡明春,白义广.基于集总元件的多级高低通移相器设计[J].微波学报,2010,26(S1):242-245.

[5] 朱铖,鄢泽洪,田富贵,等.VHF频段宽带3位数字移相器设计[J].电讯技术,2012, 52(5):748-752.