 DOI: https://doi.org/10.12349/iser.v7i8.11563

Design and Implementation of an Automatic Gain Control (AGC) Module for Radio Frequency Optical Receivers

Wenkui Liu[1] Xingnian Yang[2]

1. China Electronics Technology Group Corporation Chip Technology Research Institute, Chongqing, 401332, China
2. Chongqing Jicheng Automotive Electronics Co., Ltd., Chongqing, 400060, China

Abstract

With the rapid advancement of microwave optical technology, signal stability at the receiver end has become a critical factor limiting system performance. To address potential gain mismatch issues in receiver output signals within systems operating with wide dynamic range input signals, this paper investigates and designs a high-performance automatic gain control (AGC) circuit for wide-dynamic-range RF optical receivers. The design employs the AD836X chip and integrates an optoelectronic detector module with high linearity at the RF reception stage. Both theoretical calculations and experimental results confirm that the designed AGC module delivers a stable output signal of +16 dBm across a broad input range from-40 dBm to-10 dBm, while maintaining low output signal-to-noise ratios and rapid tracking response times. The system was optimized using improved loop filtering circuits and PCB RF trace configurations, enhancing overall stability and reliability. This work significantly improves product reliability and provides a robust solution for precision RF optoelectronic receivers.

Keywords

radio frequency; optical receiving component; automatic gain control; signal integrity

一种射频光接收自动增益控制（AGC）模块设计与实现

刘文魁[1] 杨兴念[2]

1. 中国电科芯片技术研究院，中国 · 重庆 401332
2. 重庆集诚汽车电子有限责任公司，中国 · 重庆 400060

摘 要

随着微波光学技术的突飞猛进，接收端信号稳定行成为制约系统性能的关键。为解决在较宽的动态范围输入信号的系统中可能导致的接收机输出信号增益失配问题，本文研究并设计了一种高性能宽动态射频光接收自动增益控制（AGC）电路实现方法。本设计选用AD836X芯片开展设计工作，射频接收端匹配具备高线性度的光电探测器模组。经理论计算及测试结果证实了所设计AGC模块在-40dBm至-10dBm的大范围输入下能输出+16dBm的稳定信号，并具有较低的输出信噪比以及较快的跟踪速度。本文采用改进环路滤波电路和PCB射频走线的设计方案对系统进行优化，提高了其稳定性和可靠性。提升产品可靠性，为精密射频光电接收机提供可靠的方案支撑。

关键词

射频；光接收组件；自动增益控制；信号完整性

1 引言

在微波光子信号传输系统中，射频信号的接收质量将决定整个链路的可靠性。由于传输路径衰减、芯片自身差异及发射功率差异，不同接收机前端存在较大输入信号动态范围的挑战。如果在接收端考虑固定增益的架构，高强度的射频输入信号会引发放大器饱和失真，低强度输入信号则会随之显示出低输出信号。据此，自动增益控制（AGC）技术目前已成为微波光子接收系统中不可或缺的核心功能模块。

传统 AGC 多为分立式设计，存在着信号随温度漂移大、控制精度低的问题。本文提出一种基于集成 VGA(可变增益放大器) 和 RMS(均方根) 检波器的全集成式 AGC 设计方案。对闭环控制方程进行理论推导并结合 PCB 实现，解决了宽频带射频信号幅值稳定的问题。该设计在实现高精度功率稳定输出的同时，能够通过 RS422 接口完成对上位机的参数设置及状态检测，具有较高的工程实用价值。

2 射频光接收 AGC 系统架构研究

2.1 系统总体方案设计

为了适应射频光接收链路中对于动态范围的要求，文中 AGC 模块采用传统的 “串联式” 控制拓扑架构。主要

【作者简介】刘文魁（1988–），中国重庆人，本科，工程师，从事电子信息研究。

包括光电探测电路、前放滤波电路、可变增益控制电路及后置驱动电路四个部分。

系统的控制逻辑为：输入光信号经过光电探测器转换为电流信号，再经跨阻放大器（TIA）转为电压信号；该信号经过带通滤波后，进入可变增益放大器（VGA）进行幅度调节；VGA 的输出信号一方面送往后级处理，另一方面经由真有效值检波器转换为直流电压；该直流电压与设定的参考电压进行比较，产生的误差信号经环路滤波后反馈至 VGA 的控制端，形成负反馈闭环，从而实现输出功率的恒定 [1]。

2.2 核心器件选型与理论依据

在器件选型上，本设计注重高线性度与宽动态范围的平衡。

光电探测器：采用 GaInAs(磷化铟镓) 探测器模块，在 1310nm / 1550nm 的通信波长上比传统 Si 探测器有更高响应率及更低的噪声电流，可以支持 -40dBm 级别的微弱光功率探测。

可变增益放大器 (VGA)：主控芯片采用 AD836X 芯片。该芯片内部集成 RMS 检波器以及线性 dB 标度 VGA，增益控制范围达 60dB，并且控制电压与增益成线性关系 (dB/V)，大大简化了控制算法的难度，避免了常规对数检波器对调制信号存在波形依赖性的误差。

滤波器：采用 PXV1220S 声表面波滤波器，中心频率设定在 1.2GHz，用于抑制带外杂散信号，提高系统的镜像抑制度。

3 自动增益控制环路的理论分析

3.1 闭环控制传递函数推导

设输入信号功率为 P_{in}，输出信号功率为 P_{out}，VGA 的增益为 G。AD836X 内部的 RMS 检波器将输出信号功率转换为直流电压 V_{det}，S_d 为检波器的斜率（单位：V/dB）。

整理可得闭环系统的输出功率表达式：

$$P_{out}=\frac{P_{in}+S_g\cdot A_e\cdot V_{ref}}{1+S_g\cdot A_e\cdot S_d} \tag{1}$$

由式可知，当环路增益 $S_g\cdot A_e\cdot S_d$ 足够大时，输出功率 P_{out} 主要由参考电压 V_{ref} 决定，而与输入功率 P_{in} 几乎无关，从而实现了自动增益控制。

3.2 二极管检波原理与 RMS 响应特性

传统 AGC 常采用包络检波，其输出电压与输入信号的峰值相关，对于非恒定包络的调制信号（如 QAM、OFDM），包络检波会产生显著的波形误差。本设计采用的 AD836X 基于真有效值（True RMS）检波原理，其核心是一个多级平方律检波电路 [2]。

设输入射频信号为 $v_{in}(t)=A(t)\cos(\omega_c t)$，经过平方律器件后，输出包含直流分量与高频分量：

$$v_{sq}(t)\propto A^2(t)\cos^2(\omega_c t)=\frac{1}{2}A^2(t)+\frac{1}{2}A^2(t)\cos(2\omega_c t) \tag{2}$$

后级低通滤波器滤除 $2\omega_c$ 分量，保留 $\frac{1}{2}A^2(t)$。再经过开方运算，最终输出与输入信号幅度 $A(t)$ 的均方根值成正比的直流电压：

$$V_{out}\propto\sqrt{\overline{A^2(t)}}=A_{rms} \tag{3}$$

由此可知，无论输入信号采用何种调制方式，均能保证输出的检波电压值与信号真实功率成正比，具有无波形失真的特性，为实现精准 AGC 提供了理论依据。

3.3 VGA 增益控制数学模型

AD836X 的 VGA 部分采用线性 dB 标度控制，其增益与控制电压 V_{ctrl} 的关系在理想情况下为线性：

$$G(V_{ctrl})=G_0+S_g\cdot(V_{ctrl}-V_{mid}) \tag{4}$$

其中，G_0 为中间点增益，V_{mid} 为中间点控制电压，S_g 为增益斜率。然而，在实际电路中，由于运算放大器的非线性及 VGA 内部晶体管的寄生参数，增益曲线在两端会出现压缩。

为了补偿该非线性，在误差放大器输出端引入预失真网络。通过测量 VGA 的实际增益曲线上 $G_{meas}(V_{ctrl})$，拟合出逆函数 $V_{ctrl}=f^{-1}(G_{target})$，通过电阻网络在反馈环路中对其进行线性化修正，修正后有效增益斜率 $S_{g,eff}$，由于 $S_{g,eff}$ 在工作范围中为常数，保证了闭环系统中的线性度。

3.4 噪声系数级联计算

接收机的灵敏度由系统总噪声系数（NF）决定。根据 Friis 公式，多级级联系统的总噪声系数为：

$$NF_{total}=NF_1+\frac{NF_2-1}{G_1}+\frac{NF_3-1}{G_1G_2}+\cdots \tag{5}$$

在本设计中，第一级为光电探测器后的 TIA，其增益 G_1 较高（约 40dB），噪声系数 NF_1 约为 3dB。第二级为 SAW 滤波器，插入损耗 L_2=2dB（即增益 G_2=−2dB），噪声系数 $NF_2=L_2$=2dB。第三级为 VGA，其噪声系数 NF_3 随增益变化，在最大增益时约为 6dB。

代入计算结果为 3.09dB。

可见，由于前端 TIA 提供了足够高的增益，后级电路的噪声贡献被大幅抑制。但在 AGC 调节过程中，当 VGA 增益降低时，其自身噪声系数会上升，同时前级等效噪声贡献增大。因此，设计中必须保证 VGA 在最小增益状态下，系统总 NF 仍满足接收灵敏度指标（通常要求 <8dB）。通过仿真验证，在最恶劣工况下，系统 NF 为 7.2dB，满足设计要求 [3]。

3.5 环路稳定性与动态范围分析

按照奈奎斯特稳定判据，为避免 AGC 环路产生自激震荡，AGC 环路应该有足够的相位裕度；AGC 环路中导致相移的主要因素包括 VGA 带宽、检波器充放电时间常数及误差放大器极点。

本设计中，AD836X 内部集成了优化的误差放大器，外部仅需连接简单的 RC 网络即可设定环路带宽。通过合理

选择时间常数 $\tau = R \cdot C$，使得环路截止频率 f_c 远低于射频信号的最低频率，同时又能快速响应输入信号的包络变化（Attack/Decay Time）[4]。

关于动态范围，在系统设计指标中规定输入光功率范围是 -40 ~ -10 dBm，若光电探测器响应度为 0.9 A/W，则其对应电端口信号动态范围约有 30 dB；考虑到 AD836X 的增益调节范围为 60 dB，则整个系统的动态范围可达到 90 dB 以上，可以满足设计要求。

4 硬件电路详细设计与实现

4.1 前端光电转换与匹配网络

整个前端电路设计的好坏直接影响到整个接收机的 NF，作为一个高线性的光电器件，其 RFOUT 引脚通过一个电感接到 VDD 上形成 RFC(射频扼流圈)，给内部 TIA 提供 DC bias。

为了实现最大功率传输并减少反射，设计了 L 型匹配网络。选取隔直电容，阻断了前级的直流电平，防止影响后级滤波器的偏置点。PCB 布局上，该部分走线应尽量短粗，以减小串联电感对高频信号的衰减。

4.2 核心 AGC 控制电路与偏置计算

AD836X 是电路核心。它的 VPSI/VPSO 均经过磁珠以及多级去耦电容接地。这样做的目的是对 AD836X 的供电进行多级滤波，以保证 AD836X 芯片供电干净，从而降低相噪。

偏置电路直流分析：

AD836X 的 VSET 引脚决定了输出功率的设定值。内部检波器输出斜率 S_d 典型值为 20mV/dB。若目标输出功率为 +16dBm，则所需 VSET 电压为：

$$V_{SET}=16dBm\times 20mV/dB=320mV \tag{6}$$

外部采用电源分压：

$$V_{SET}=5V\times\frac{51}{430+51}\approx 0.53V \tag{7}$$

注：实际设计中需考虑 AD836X 内部参考电压及检波器偏移，上述计算为简化模型，实际调试中通过精密电位器微调参考电阻比值，最终设定 VSET=320mV。

4.3 输出驱动与 RSSI 监测

考虑到 AD836X 的输出驱动电流较小，并且要带载 50Ω 负载，故设计射极跟随器电路。Q1 接成共集电极形式，具有输入阻抗大、输出阻抗小的特点，可以隔离 AGC 环路与后级负载变化对增益的影响，避免出现负载牵制现象。

输出端构成低通滤波电路，消除二阶杂散和三阶杂散的影响，提高输出信号的纯净度；此外，从 AD836X 的第二级输出端口输出经过缓冲器引出 RF_RSSI 信号，其为与输入光功率成线性的电压信号，可作为外部 MCU 链路检测使用。

5 PCB Layout 设计与电磁兼容（EMC）分析

5.1 多层板叠层结构与阻抗计算

电路设计为 4 层板，各层由上到下分别为 Top Layer(信号层) - GND_Plane(地层) - Power_Plane(电源层) - Bottom_Layer(信号层)，使得 RF 信号线 (Top 层) 上方存在一个完整的地平面上，构成受控特性的微带传输线。利于保证系统的 50Ω 阻抗匹配特性。

微带线阻抗计算：

采用 FR-4 板材（介电常数 ϵ_r=4.4，板厚 H=0.2mm，铜厚 T=0.035mm）。根据 IPC-2141 微带线阻抗公式：

$$Z_0=\frac{87}{\sqrt{\epsilon_r+1.41}}\ln\left(\frac{5.98H}{0.8W+T}\right) \tag{9}$$

设 Z_0=50Ω，带入参数求得线宽 W ≈ 0.38mm。使用 Altium Designer 进行场仿真验证，实际线宽取为 0.36mm 并增加 0.02mm 蚀刻补偿，实测阻抗值为 49.8Ω ± 2Ω 满足要求。

5.2 射频信号完整性设计

在 PCB Layout 过程中，严格遵守射频电路设计规范：

阻抗控制：所有射频走线均按 50 欧姆微带线标准计算线宽，并进行圆弧或 45 度拐角处理，避免直角拐弯导致的阻抗突变。

接地处理：重要 RF 路径两旁做接地铜皮并打满 Via 地过孔，在一定程度上起到了“法拉第笼”的作用来减少串扰，Via 的间隔 < λ /20(6 mm @ 1.2 GHz)，此处取值 3 mm。

器件排布：按照信号走向 (自左向右) 进行线性排布，降低走线迂回程度。旁路电容紧邻 IC 的电源管脚，并将地过孔打到该焊盘旁边，从而减小回流路径电感量。

电源分割：模拟电源 (+5VA) 与数字 / 逻辑电源 (+5V) 在 PCB 上进行物理分割，仅通过磁珠单点连接，防止数字噪声通过电源平面耦合至模拟前端 [5]。

5.3 热仿真分析

AD836X 在满功率输出时功耗约为 300mW，探测器组件功耗约为 200mW。为确保长期可靠性，使用 ANSYS Icepak 进行热仿真。

仿真条件：环境温度 25℃，自然对流，PCB 水平放置，结果表明，AD836X 结温最高为 48℃，外壳温度为 42℃，都远小于器件最大额定温度 (85℃)。当 AD836X 在 +55℃ 高温环境中工作时，其结温升高到 72℃，也处于安全范围之内。为了进一步提高散热性能，在 AD836X 底部加装了 4 个接地过孔阵列，连接至内层地平面，实际测量得到结温下降了 3℃。

6 系统调试与性能测试

6.1 静态工作点调试

通电后，首先使用万用表测量各芯片供电电压。确认

+5VA 电源纹波小于 10mV，AD836X 的 VPSI 引脚电压为 5.0V。测量 VSET 引脚电压，应在 1.5V-2.5V 之间摆动，若饱和至 0V 或 5V，则说明反馈环路开路或芯片损坏。

6.2 动态性能测试

频率响应测试：

使用矢量网络分析仪测量 S21 参数。在 1.0GHz-1.4GHz 范围内，带内波动小于 ±0.5dB，中心频率 1.2GHz 处插入损耗为 -1.2dB（含滤波器损耗）。带外抑制：在 0.8GHz 和 1.6GHz 处抑制比 >40dB，满足频谱掩模要求。

瞬态响应测试：

通过切换光开关产生阶跃信号，测量 RSSI 电压的变化。AGC 的建立时间（Attack Time）约为 10us，释放时间（Release Time）约为 50us，满足大多数通信系统的瞬态响应要求。

6.3 方案对比分析

为验证本设计的优越性，将其与传统分立 AGC 方案及 AD836X 方案进行对比：

表 1 AGC 方案综合对比

指标	本设计 (AD836X)	传统分立器件
动态范围	90 dB	60 dB
输出稳定度	±0.5 dB	±2.0 dB
波形依赖性	无 (True RMS)	严重
外部元件数	<20	>50
成本	中	低
调试难度	低	高

对比可见，AD836X 方案在动态范围、稳定度及集成度方面具有显著优势，尤其适合对精度要求高的射频光接收场景。

7 结论

本文实现了高性能射频光接收 AGC 模块的设计，从理论上论证了闭环控制系统是稳定的，在 AD836X 芯片的基础上完成了硬件电路及 PCB 工程化设计，测试结果表明本模块有宽动态 (-40dBm~-10dBm)、高输出 (±0.5dB) 和低噪声的优点。本文所提出的方案不仅可以解决射频接收机在复杂电磁环境下信号起伏的问题，而且其模块化的思路也为后续系统的集成提供了一定方便，在 5G 前传、雷达信号分发以及电子对抗等方面有着广阔的应用前景。

参考文献

[1] 王茂旭, 汤振华, 于优, 等. 一种新型自封焊小型化光电探测模块[J]. 半导体光电, 2024, 45(3): 401-405.

[2] 李金, 杨洪, 孙晨, 等. 1920×1080元高灵敏行间转移CCD图像传感器[J]. 半导体光电, 2025, 46(1): 10-15.

[3] 曹庆珊, 郑昊家锐, 李硕, 等. 基于0.18 μm SiGe BiCMOS工艺的25 Gb/s宽带可变增益放大器[J]. 半导体光电, 2021, 42(6): 799-802, 808.

[4] 陈哲. 一种基于90 nm SiGe BiCMOS工艺的4×112 Gbit/s PAM-4跨阻放大器[J]. 微电子学, 2023, 53(2): 215-220.

[5] 张春茗, 王浩, 宋茹雪. 80 Gbit/s PAM4光接收机低噪声模拟前端电路设计[J]. 微电子学, 2024, 54(2): 201-206.