 DOI: https://doi.org/10.12349/iser.v6i5.5706

Research on anti-interference design measures of embedded system hardware

Jinyi Jiang

KEDE Numerical Control Co., Ltd., Dalian, Liaoning, 116630, China

Abstract

In various scenarios, including industrial automation control and intelligent vehicle electronics, embedded systems must operate stably in complex electromagnetic environments. The hardware's ability to resist interference is crucial for system reliability. This paper focuses on the design of hardware resistance to interference in embedded systems, delving into the characteristics of conductive and radiative interference sources. It also considers the inherent properties of system hardware, such as the sensitivity of power modules and the characteristics of signal chains, and proposes detailed design strategies from multiple perspectives. These strategies include regional layout planning based on signal characteristics, optimization of multi-level grounding networks, innovative applications of composite shielding structures, and precise configuration of filter circuit parameters under frequency domain characteristics. The research integrates electromagnetic compatibility theory with engineering experience to develop hardware resistance to interference solutions for embedded systems. This provides theoretical and technical support for enhancing the robustness of embedded systems in strong electromagnetic coupling environments, promoting their reliable application in advanced manufacturing, intelligent transportation, and other cutting-edge fields.

Keywords

embedded system; hardware resistance to interference; layout and wiring; grounding design; shielding technology; filter circuit

嵌入式系统硬件抗干扰设计措施研究

姜金毅

科德数控股份有限公司，中国 · 辽宁 大连 116630

摘　要

工业自动化控制、智能车载电子等多元场景中，嵌入式系统需于复杂电磁环境稳定运行，硬件抗干扰能力是系统可靠性核心。本文聚焦嵌入式系统硬件抗干扰设计，深入解析传导、辐射型干扰源特性，结合电源模块敏感、信号链路特性等系统硬件内在属性，从多维度提出精细设计策略。包括基于信号特性的区域布局规划、多层级接地网络优化、复合式屏蔽结构创新应用，以及频域特性下滤波电路参数精准配置等关键技术。研究融合电磁兼容理论与工程经验，构建系统硬件抗干扰方案，为提升嵌入式系统在强电磁耦合环境的鲁棒性提供理论与技术支持，推动其在高端制造、智能交通等前沿领域可靠应用。

关键词

嵌入式系统；硬件抗干扰；布局布线；接地设计；屏蔽技术；滤波电路

1 引言

信息技术飞速发展，嵌入式系统以小体积、强功能、高可靠性在工业自动化、智能交通、航空航天等领域广泛应用。但复杂电磁环境与系统自身电磁兼容问题，使嵌入式系统硬件面临干扰挑战。外界电磁干扰可致系统数据传输错误、功能失效甚至引发安全事故；内部信号串扰、电源噪声等也严重影响性能与稳定性。所以，研究嵌入式系统硬件抗干扰设计，提高抗干扰能力，是保障系统可靠运行的关键，对推动相关领域技术发展意义重大。

【作者简介】姜金毅（1997–），男，中国山东威海人，本科，助理工程师，从事电子工程研究。

2 嵌入式系统硬件抗干扰基本认知

嵌入式系统硬件抗干扰技术，在系统全生命周期运行中，综合电磁兼容设计理论与工程实践，构建多层级干扰防护体系，抵御外界电磁干扰与内部模块串扰。工业自动化生产线、智能家庭物联网终端、新能源汽车电子控制系统等场景中，嵌入式硬件面临电网谐波、无线射频、功率器件开关噪声等多源干扰。在强电磁耦合环境中，硬件抗干扰能力是确保数据采集精度和指令执行可靠性的关键因素，直接影响系统功能稳定性和信息安全防护水平，这一点在汽车电子等关键领域尤为重要。抗干扰设计缺陷可致传感器误判，引发严重事故。深入理解技术内涵，明确在提升环境适应性、延长设备寿命、降低维护成本等方面的战略意义，是开展高性能嵌入式系统的研发前提。该技术建立干扰源分析、耦合阻

断、模块防护技术链，形成从理论到工程的闭环设计体系，为极端电磁环境下系统稳定运行筑牢根基。

3 硬件抗干扰关键影响要素

3.1 电磁环境干扰源剖析

在嵌入式系统所处的电磁环境中，干扰源呈现出多样化的态势。自然干扰源范畴内，雷电堪称极具威胁的干扰因素。雷电现象会激发出高强度的电磁脉冲，此脉冲所携带的瞬间强电场与强磁场，具备在极短时间内对硬件电子元件以及电路造成毁灭性损害的能力。这种损害程度之深，严重时可直接致使整个系统完全丧失正常运行的能力，陷入瘫痪状态。太阳黑子活动亦是不可忽视的自然干扰源。其活动会引发电磁扰动，尽管相较于雷电产生的干扰，这种电磁扰动的强度相对较弱，然而其具有持续波动的特性。这种持续的波动会对信号的传输与处理过程产生潜移默化的影响，随着时间的推移，极有可能造成数据出现错误或者丢失的情况，进而影响到系统的正常运行和数据的准确性。人为干扰源的情况则更为复杂。通信设备，例如手机基站以及无线电台，在其正常工作的过程中会产生大量的射频信号。当这些射频信号的频段与嵌入式系统所使用的频段相近或者完全相同时，就会引发同频干扰以及互调干扰等问题。同频干扰会使得系统接收到的信号受到干扰，导致信号质量下降；互调干扰则会产生新的干扰信号，进一步影响系统的正常运行。工业设备同样是人为干扰源的重要组成部分。大型电机、电焊机等工业设备在启动和停止的瞬间，会产生强大的电磁干扰。这些电磁干扰会通过传导和辐射这两种途径，对周边的硬件设备产生影响。传导干扰会沿着电路传播，影响信号的正常传输；辐射干扰则会以电磁波的形式向周围空间扩散，导致信号发生畸变，进而引发逻辑错误等问题，严重影响系统的稳定性和可靠性。

3.2 系统自身硬件特性影响

嵌入式系统自身的硬件特性对于其抗干扰能力有着深远且关键的影响。从电子元件的角度来看，不同类型以及不同质量的电子元件，其抗干扰性能存在着显著的差异。普通的电阻和电容，在高频环境下，其参数会发生明显的变化。这种参数的变化会导致电路的性能出现下降的情况，使得电路更容易受到外界干扰的影响。而高质量的贴片元件则具有良好的电气性能以及出色的抗干扰能力。它们能够在复杂的电磁环境中，有效地减少信号失真的情况，降低干扰耦合的可能性，从而保证电路的稳定运行和信号的准确传输。电路板的设计以及制造工艺在提升系统抗干扰能力方面起着至关重要的作用。电路板的层数、布线密度以及过孔数量等因素，都会对电路的电磁兼容性产生影响。多层电路板在信号隔离和电源分配方面具有一定的优势，它能够有效地减少不同信号之间的相互干扰，提高电源的稳定性。然而，多层电路板的设计和制造过程相对复杂，需要更高的技术水平和工艺要求。不合理的布线方式，例如长信号线以及平行走线等，容易在电路中产生串扰现象。串扰会导致信号之间相互干扰，降低信号的质量，从而削弱系统的抗干扰能力。制造工艺方面，焊接质量以及板材质量同样会对系统的抗干扰性能产生重要影响。焊接不良会使得接触电阻增大，这会导致信号在传输过程中出现不稳定的情况，使得信号更容易受到外界干扰的影响。板材质量不佳则可能会影响电路板的电磁屏蔽性能，降低其对干扰信号的抵御能力。综上所述，电子元件的选择、电路板的设计以及制造工艺等方面，都需要进行精心的考虑和优化，以提高嵌入式系统的抗干扰能力。

4 嵌入式系统硬件抗干扰设计措施

4.1 合理布局规划与布线策略——ESHW 抗干扰核心要点

在嵌入式系统硬件（ESHW）设计中，抗干扰性能至关重要，而科学的布局规划是确保系统稳定性的基础。数字电路与模拟电路需严格隔离，其核心原因在于数字信号的高频噪声会显著干扰模拟信号的微弱电平，从而影响系统精度与可靠性。就拿音频采集 ESHW 系统来说，音频模拟前端电路里，麦克风信号放大电路、模数转换电路——这些可都是模拟信号的 “地盘”，得远远地躲开处理器、存储器等数字模块。而且，二者之间还得设置接地隔离带，就像给它们之间筑起一道 “防护墙”，大大减少信号串扰。工业自动化控制的 ESHW 系统也是如此，传感器信号处理的模拟电路部分和控制逻辑的数字电路部分，必须保持一定距离。毕竟，数字电路产生的电磁噪声要是影响了模拟信号的采集精度，整个系统的性能可就大打折扣了。布线方面，“短、直、粗” 原则得严格遵循！电源线与地线需尽可能加粗，其目的在于降低线路阻抗。减少电源波动带来的干扰。一般情况下，电源线宽度设置在 1mm 以上，地线宽度更要加宽到 1.5mm 甚至更宽。高频信号线呢，长度得控制在波长的 1/20 以内。想象一下，如果长度过长，就很容易形成天线效应。比如在工作频率为 100MHz 的系统中，高频信号线长度绝对不能超过 1.5cm。同时，采用蛇形走线来补偿等长，这可是保证高速信号传输时序一致性的关键。就拿 DDR 内存数据线来说，必须通过蛇形走线来确保各数据线的传输延迟相同。还有关键信号，像时钟线、复位线，一定要进行包地处理。用地线把它们 “包裹” 起来，屏蔽外界电磁干扰，提升信号完整性。包地的地线间距通常控制在 0.2~0.3mm 之间，这样既能有效屏蔽干扰，又不会过度占用电路板空间。

4.2 接地设计优化方案——抑制干扰的关键举措

接地设计是抑制干扰的关键措施之一。采用混合接地方式能够有效兼顾不同频率信号的接地需求。具体而言，对于频率低于 1MHz 的低频信号，应采用单点接地方式，以消除地环路电流引起的干扰问题。这种接地策略通过将低频电路的地线集中于一点连接，可有效避免因地电位差导致的

干扰现象。以音频功率放大电路为例，各放大级的接地端必须集中连接到一个公共接地点，这样就能防止不同放大级之间通过地线产生相互干扰。而高频信号（10MHz 以上），则要采用多点接地。这样做是为了降低地线阻抗，减少高频信号在地线中的传输延迟和损耗。在射频电路中，各个射频器件的接地端都要就近连接到电路板的接地层。在多层电路板设计中，专门设置接地层是必不可少的，而且要保证接地层完整，这样才能减少接地阻抗。电源地与信号地要分区设计，采用零欧姆电阻或磁珠实施单点连接的目的是隔离电源噪声对信号电路的干扰。以电源模块和信号处理模块共存的 ESHW 系统为例，电源模块的电源地和信号处理模块的信号地先分区布局，再通过零欧姆电阻连接。这样既能实现两个地之间的电气连接，又能在一定程度上隔离电源噪声。对于敏感芯片的接地引脚，要采用星形接地方式。这种方式能确保各引脚到地的路径最短且相互独立，有效抑制共模干扰。就像高精度 ADC 芯片的接地设计，必须将其各个接地引脚分别通过独立的短导线连接到一个公共接地点，避免其他电路的噪声通过地线耦合到 ADC 芯片。

4.3 屏蔽技术有效运用——阻断干扰传播的利器

屏蔽技术，通过物理隔离来阻断干扰的传播路径，堪称“抗干扰利器”！对于易受干扰的模块，必须采用金属屏蔽罩进行电磁屏蔽。不过，设计屏蔽罩时，一定要确保其良好接地。要是接地不好，屏蔽罩自身就会成为干扰耦合的载体，那就适得其反了。屏蔽罩与电路板之间要采用导电橡胶或金属簧片进行电气连接，保证屏蔽的完整性。导电橡胶的压缩量一般控制在 20%~30%，这样既能保证良好的导电性，又能保证密封性。对于电缆传输的信号，要采用屏蔽电缆并配合金属连接器，这样能有效抵御外界电磁干扰。屏蔽层要在电缆两端可靠接地，形成法拉第笼结构。同时，在电缆出入口处设置滤波电路，进一步滤除高频干扰信号，提升屏蔽效果。就拿汽车电子的车载网络通信来说，CAN 总线采用屏蔽电缆传输信号，电缆两端通过金属连接器与设备的金属外壳可靠连接，并且在连接器附近设置共模电感等滤波元件，这样就能有效抑制汽车发动机等部件产生的电磁干扰对 CAN 总线信号的影响。

4.4 滤波电路精准配置——抑制电源和信号干扰的法宝

滤波电路能够有效衰减电源与信号传输路径中的高频噪声干扰。在电源入口处，必须配置 π 型滤波电路，它由电感和电容组成，能滤除电源中的高频噪声。电感应选择饱和电流大于系统最大工作电流的磁珠或功率电感，一般来说，磁珠的饱和电流要比系统最大工作电流大 30% 以上。电容要兼顾高频特性与容值，采用陶瓷电容与电解电容并联的方式，分别抑制高频与低频噪声。陶瓷电容可选用 0402 封装、容值为 0.1μF 的型号，专门用于抑制高频噪声；电解电容可选用 10μF 的型号，用于抑制低频噪声。对于信号滤波，要根据信号特性选择合适的滤波器。对于周期性干扰，可采用陷波滤波器，针对性地滤除特定频率的干扰信号。比如在电力监测 ESHW 系统中，针对 50Hz 的工频干扰，就需要设计 50Hz 陷波滤波器进行抑制。对于宽带噪声，采用低通滤波器限制信号带宽，减少高频噪声进入系统。同时，要合理设置滤波器的截止频率，避免对有用信号造成衰减。在音频信号处理中，低通滤波器的截止频率一般设置在 20kHz 左右，这样既能有效滤除高频噪声，又不会影响人耳可听范围内的音频信号。

5 结语

本文通过对嵌入式系统硬件抗干扰设计措施的深入研究，系统梳理了硬件抗干扰的基本概念、关键影响要素，并从布局规划、接地设计、屏蔽技术和滤波电路等方面提出了具体有效的设计策略。这些措施为嵌入式系统硬件在复杂电磁环境下稳定运行提供了可靠保障，对提升嵌入式系统的整体性能和可靠性具有重要的实践价值。然而，随着嵌入式系统应用场景的不断拓展和技术的持续升级，新的干扰问题和挑战将不断涌现。未来，仍需进一步探索更先进的抗干扰技术和方法，结合新材料、新工艺的应用，持续优化嵌入式系统硬件的抗干扰性能，以满足日益增长的工业需求和技术发展要求。

参考文献

[1] 李华，王强.嵌入式系统硬件抗干扰技术原理探究[J].电子科技前沿，2020,18(05):45-48.

[2] 赵刚，孙悦。屏蔽技术在嵌入式硬件抗干扰中的创新应用[J].信息技术创新，2021,22(03):76-79.

[3] 刘辉，张萌.基于滤波电路优化的嵌入式系统抗干扰性能提升研究[J].自动化与仪器仪表，2022,30(07):110-113.

[4] 陈晨，周洋.复杂电磁环境下嵌入式系统硬件抗干扰设计案例解析[J].工业控制技术，2023,25(04):56-60.

[5] 吴宇，郑鑫.接地设计对嵌入式系统硬件抗干扰能力影响的实验研究[J].电子测试，2024,38(06):89-92.

[6] 林晓，郭明.布局布线策略与嵌入式系统硬件抗干扰性能的关联性分析[J].现代电子技术，2024,47(12):101-104.